

日本国特許庁  
JAPAN PATENT OFFICE

0982-1

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日  
Date of Application: 2003年 1月14日

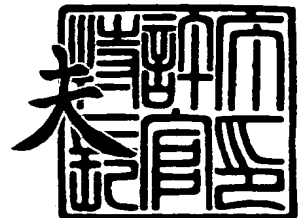
出願番号  
Application Number: 特願2003-006255  
[ST. 10/C]: [JP2003-006255]

出願人  
Applicant(s): ローム株式会社

2003年 9月22日

特許庁長官  
Commissioner,  
Japan Patent Office

今井康夫



出証番号 出証特2003-3077777

【書類名】 特許願

【整理番号】 PR2-00448

【提出日】 平成15年 1月14日

【あて先】 特許庁長官殿

【国際特許分類】 H01L 21/52

【発明者】

    【住所又は居所】 京都市右京区西院溝崎町 2 1 番地    ローム株式会社内

    【氏名】 高石 昌

【発明者】

    【住所又は居所】 京都市右京区西院溝崎町 2 1 番地    ローム株式会社内

    【氏名】 玉田 浩之

【特許出願人】

    【識別番号】 000116024

    【住所又は居所】 京都府京都市右京区西院溝崎町 2 1 番地

    【氏名又は名称】 ローム株式会社

【代理人】

    【識別番号】 100087701

    【弁理士】

    【氏名又は名称】 稲岡 耕作

【選任した代理人】

    【識別番号】 100075155

    【弁理士】

    【氏名又は名称】 亀井 弘勝

【選任した代理人】

    【識別番号】 100101328

    【弁理士】

    【氏名又は名称】 川崎 実夫

## 【手数料の表示】

【予納台帳番号】 011028

【納付金額】 21,000円

## 【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9401527

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体装置

【特許請求の範囲】

【請求項 1】

半導体チップと、

この半導体チップを接合してこの半導体チップで発生する熱を放散させるためのサブマウントと、

極性が同じ方向になるように直列に接続された複数の第 1 保護ダイオードであって、上記半導体チップと同じ極性で上記半導体チップに並列に接続された第 1 保護ダイオードとを含むことを特徴とする半導体装置。

【請求項 2】

上記第 1 保護ダイオードが、上記サブマウントに形成されていることを特徴とする請求項 1 記載の半導体装置。

【請求項 3】

上記サブマウントが、シリコン、炭化珪素、およびダイヤモンドのいずれかからなる第 1 導電型の半導体基板と、

この半導体基板の一方表面に形成された上記第 1 導電型のエピタキシャル層とを含み、

上記複数の第 1 保護ダイオードが、それぞれ上記エピタキシャル層の表面近傍に形成された上記第 1 導電型とは異なる第 2 導電型の第 1 拡散層と、この第 1 拡散層の表面近傍に、上記エピタキシャル層の上記第 1 導電型の領域と離隔されて形成された上記第 1 導電型の第 2 拡散層とを含むことを特徴とする請求項 2 記載の半導体装置。

【請求項 4】

上記サブマウントが、上記エピタキシャル層とともに第 2 保護ダイオードを構成する第 3 拡散層であって、上記エピタキシャル層の表面近傍において、上記半導体チップとの接合域に形成された上記第 2 導電型の第 3 拡散層をさらに含むことを特徴とする請求項 3 記載の半導体装置。

【請求項 5】

上記サブマウントが、シリコン、炭化珪素、およびダイヤモンドのいずれかからなる第1導電型の半導体基板と、

この半導体基板の一方表面に形成された上記第1導電型のエピタキシャル層と

、  
このエピタキシャル層とともに第2保護ダイオードを構成する第3拡散層であって、上記エピタキシャル層の表面近傍において、上記半導体チップとの接合域に形成された上記第1導電型とは異なる第2導電型の第3拡散層とを含むことを特徴とする請求項1または2記載の半導体装置。

#### 【請求項6】

上記半導体チップが上記第2導電型側の電極を備えており、

上記サブマウントが、上記電極と電気接続するための第4拡散層であって、上記エピタキシャル層の表面近傍に形成され、上記エピタキシャル層より不純物濃度が高い上記第1導電型の第4拡散層をさらに含むことを特徴とする請求項3ないし5のいずれかに記載の半導体装置。

#### 【請求項7】

上記半導体チップがレーザダイオードであることを特徴とする請求項1ないし6のいずれかに記載の半導体装置。

#### 【発明の詳細な説明】

##### 【0001】

##### 【発明の属する技術分野】

本発明は、半導体チップで発生した熱を効率的に放散させるためのサブマウントを備えた半導体装置に関する。

##### 【0002】

##### 【従来の技術】

高い放熱性が要求される半導体チップ、たとえば、レーザダイオードを含む半導体装置において、半導体チップは高い熱伝導率を有するサブマウントに接合される。これにより、半導体チップから効率的に放熱され、半導体チップに形成された半導体素子は良好な特性を維持できる。このようなサブマウントは、たとえば、下記特許文献1に開示されている。

**【0003】**

図6は、従来のサブマウントを含む半導体装置の図解的な断面図である。この半導体装置は、一对の金属条材であるステム51、52と、一方のステム51の一方表面に接合されたサブマウント53と、サブマウント53上に接合されたレーザダイオード54とを含んでいる。

ステム51、52は互いに平行に、図6において紙面に垂直な方向に延びている。サブマウント53は扁平な直方体形状を有しており、その一方表面がステム51に接合されている。サブマウント53の他方表面には、サブマウント53より幅の狭い扁平な直方体形状のレーザダイオード54が、サブマウント53に平行に接合されている。レーザダイオード54において、サブマウント53に接合されている面、およびこの面とは反対側の面には、一对の電極が形成されている。

**【0004】**

サブマウント53は、導電型がP+型のシリコン基板55上に導電型がN-型のエピタキシャル層56が形成されてなり、エピタキシャル層56が形成されていない側の面がステム51に向けられている。エピタキシャル層56には、レーザダイオード54とはほぼ同じ大きさおよび形状を有し、導電型がP型である第1拡散層57が形成されている。第1拡散層57はエピタキシャル層56の表面近傍にのみ形成されている。

**【0005】**

サブマウント53の周縁部近傍には、導電型がP+型である第2拡散層58が形成されている。第2拡散層58は、第1拡散層57と離隔した領域に、エピタキシャル層56を厚さ方向に貫通して形成されており、シリコン基板55に接続されている。すなわち、第1拡散層57と第2拡散層58との間には、これらと導電型が異なるエピタキシャル層56が存在している。

エピタキシャル層56の表面には、第1拡散層57の大部分および第2拡散層58の一部が露出するようなパターンを有する絶縁膜63が形成されている。第1拡散層57の露出部を含む領域には、アルミニウム(A1)からなる金属膜59が形成されている。第2拡散層58の露出部には、アルミニウムからなる金属

膜 60 が形成されている。金属膜 59, 60 は、それぞれ、第 1 および第 2 拡散層 57, 58 には接しているが、絶縁膜 63 によりエピタキシャル層 56 の N-型の部分と絶縁されている。

#### 【0006】

レーザダイオード 54 は、金属膜 59 上に、第 1 拡散層 57 とほぼ重なるように接合されている。金属膜 59 は、レーザダイオード 54 と第 1 拡散層 57 との対向部外に延設されており、金属膜 59 のこの延設部とステム 52 とは、ボンディングワイヤ 62 により接続されている。このような構成により、レーザダイオード 54 の金属膜 59 側の面に形成された電極とステム 52 とが電気接続されている。

#### 【0007】

レーザダイオード 54 の金属膜 59 側とは反対側の面に形成された電極と金属膜 60 との間は、ボンディングワイヤ 61 により接続されている。第 2 拡散層 58 とシリコン基板 55 とは、いずれも導電型が P+型でありこれらの間は電氣的に導通している。このような構成により、レーザダイオード 54 の金属膜 59 側とは反対側の面に形成された電極とステム 51 とが電気接続されている。

したがって、所定の極性で、ステム 51 とステム 52 との間に通電することにより、レーザダイオード 54 を発光させることができる。通電に伴ってレーザダイオード 54 から発生する熱は、熱伝導率が高いシリコンからなるサブマウント 53 を介して良好に放散されるので、レーザダイオード 54 の温度は過剰には上昇しない。したがって、レーザダイオード 54 の良好な発光特性が維持される。

#### 【0008】

シリコン基板 55、エピタキシャル層 56、および第 1 拡散層 57 は、導電型が、それぞれ、P 型、N 型、および P 型であることから、これらは、互いに極性が逆方向になるように直列に接続された 2 つのダイオードと等価である。したがって、レーザダイオード 54 と第 1 拡散層 57 との間は、通常、電氣的に分離されている。

#### 【0009】

#### 【特許文献 1】

特開昭 61-179589 号公報

【0010】

【発明が解決しようとする課題】

ところが、レーザダイオード 54 に順方向の電圧が印加された場合、電圧が大きくなるにしたがって、レーザダイオード 54 に流れる電流が徐々に大きくなる（図 5 に破線で示す。）。上記の半導体装置は、レーザダイオード 54 に流れる電流値が一定のレベルを超えないように使用される。しかし、レーザダイオード 54 は、熱暴走、すなわち、発熱によるレーザダイオード 54 の温度上昇と電流値の増大とが繰り返されて破壊に至るおそれがある。

【0011】

そこで、この発明の目的は、熱暴走による破壊が起こりにくい半導体装置を提供することである。

【0012】

【課題を解決するための手段および発明の効果】

上記の課題を解決するための請求項 1 記載の発明は、半導体チップ（5）と、この半導体チップを接合してこの半導体チップで発生する熱を放散させるためのサブマウント（4）と、極性が同じ方向になるように直列に接続された複数の第 1 保護ダイオード（D1）であって、上記半導体チップと同じ極性で上記半導体チップに並列に接続された第 1 保護ダイオードとを含むことを特徴とする半導体装置（1）である。

【0013】

なお、括弧内の英数字は、後述の実施形態における対応構成要素等を表す。以下、この項において同じ。

この発明に係る半導体装置は、半導体チップで発生する熱をサブマウントを介して良好に放散できる。また、極性が同じ方向になるように直列に接続された複数の第 1 保護ダイオードは、順方向バイアスの印加電圧が大きくなると、ある電圧で急激に電流が大きくなる特性を有する。したがって、このような第 1 保護ダイオードと半導体チップとが、極性が同じ方向になるように直列に接続された回路において、順方向バイアスの印加電圧が大きくなると、ある電圧を超えると第



1 保護ダイオードに流れる電流が急激に大きくなる。これにより、半導体チップには電流が流れないようになり、半導体チップは熱暴走から保護される。

#### 【0014】

電流値が急激に大きくなる電圧の値は、直列に接続された第1保護ダイオードの数や、第1保護ダイオードのPN接合面の面積によって調整可能である。直列に接続された第1保護ダイオードの数は、たとえば、3ないし6個とすることができる。

第1保護ダイオードは、サブマウントとは別に設けられていてもよく、請求項2記載のようにサブマウントに形成されていてもよい。第1保護ダイオードがサブマウントに形成されている場合、サブマウントと別に第1保護ダイオードを設ける手間を省くことができる。また、第1保護ダイオードは、サブマウントと別に設けられたものとサブマウントに形成されたものとを両方含んでいてもよい。

#### 【0015】

請求項3記載の発明は、上記サブマウントが、シリコン、炭化珪素、およびダイヤモンドのいずれかからなる第1導電型の半導体基板(6)と、この半導体基板の一方表面に形成され、シリコンからなる上記第1導電型のエピタキシャル層(7)とを含み、上記複数の第1保護ダイオードが、それぞれ上記エピタキシャル層の表面近傍に形成された上記第1導電型とは異なる第2導電型の第1拡散層(25)と、この第1拡散層の表面近傍に、上記エピタキシャル層の上記第1導電型の領域と離隔されて形成された上記第1導電型の第2拡散層(26)とを含むことを特徴とする請求項2記載の半導体装置である。

#### 【0016】

シリコン、炭化珪素、およびダイヤモンドのいずれかからなる半導体基板は、高い熱伝導率を有するので、半導体チップで発生した熱を、半導体基板を介して良好に放散させることができる。

第1拡散層と第2拡散層とは導電型が異なるので、これらはダイオードを構成する。したがって、第1および第2拡散層の導電型を適当に選択することにより、このダイオードを半導体チップの熱暴走を防ぐ(シャットダウンする)第1保護ダイオードとして機能させることができる。

**【0017】**

第1拡散層は、エピタキシャル層において互いに離隔して複数個設けられていてもよく、この場合、各第1拡散層の表面近傍に第2拡散層が設けられているものとすることができる。各組の第1拡散層およびその中に形成された第2拡散層は、それぞれ第1保護ダイオードを構成する。ある組の第1保護ダイオードに属する第1拡散層と、他の組の第1保護ダイオードに属する第2拡散層とは、たとえば、エピタキシャル層の表面に形成された金属膜によって電気接続されていてもよい。

**【0018】**

請求項4記載の発明は、上記サブマウントが、上記エピタキシャル層とともに第2保護ダイオード(D2)を構成する第3拡散層(8)であって、上記エピタキシャル層の表面近傍において、上記半導体チップとの接合域に形成された上記第2導電型の第3拡散層をさらに含むことを特徴とする請求項3記載の半導体装置である。

半導体チップは、第2保護ダイオードと極性が逆方向になるように、第2保護ダイオードに並列に接続されているものとすることができる。この場合、第2保護ダイオードの整流作用により、半導体チップは逆バイアス電圧から保護から保護される。

**【0019】**

具体的には、上述の接続において、半導体チップに順方向バイアスの電圧が印加された場合、第2保護ダイオードには逆バイアスの電圧が印加されるため、電流は半導体チップにのみ流れ第2保護ダイオードには流れない。一方、半導体チップに逆バイアスの電圧が印加された場合、第2保護ダイオードには順方向バイアスの電圧が印加されるため、電流は第2保護ダイオードにのみ流れ半導体チップは保護される。したがって、半導体チップを逆バイアス電圧から保護するための保護ダイオードを、サブマウントと別に設ける必要がない。

**【0020】**

サブマウントの半導体部分の導電型は、半導体チップを保護ダイオードに対して上記の関係で接続し易いように選択することができ、たとえば、第1導電型が

P型で第2導電型がN型とすることができる。半導体チップが、サブマウントの第1拡散層以外の部分と接触しないように、サブマウントの表面に酸化珪素などからなる絶縁膜が形成されていてもよい。

請求項5記載の発明は、上記サブマウントが、シリコン、炭化珪素、およびダイヤモンドのいずれかからなる第1導電型の半導体基板(6)と、この半導体基板の一方表面に形成され、シリコンからなる上記第1導電型のエピタキシャル層(7)と、このエピタキシャル層とともに第2保護ダイオード(D2)を構成する第3拡散層(8)であって、上記エピタキシャル層の表面近傍において、上記半導体チップとの接合域に形成された上記第1導電型とは異なる第2導電型の第3拡散層とを含むことを特徴とする請求項1または2記載の半導体装置である。

#### 【0021】

半導体チップは、第2保護ダイオードと極性が逆方向になるように、第2保護ダイオードに並列に接続されているものとすることができる。第2保護ダイオードの整流作用により、半導体チップは逆バイアス電圧から保護される。第1保護ダイオードは、サブマウントのエピタキシャル層に形成されていなくてもよく、たとえば、サブマウントとは別に設けられていてもよい。

請求項6記載の発明は、上記半導体チップが上記第2導電型側の電極(21)を備えており、上記サブマウントが、上記電極と電気接続するための第4拡散層(10)であって、上記エピタキシャル層の表面近傍に形成され、上記エピタキシャル層より不純物濃度が高い上記第1導電型の第4拡散層をさらに含むことを特徴とする請求項3ないし5のいずれかに記載の半導体装置である。

#### 【0022】

この発明によれば、不純物濃度が高い第4拡散層により、半導体チップに形成された第2導電型側の電極とエピタキシャル層とを良好にオーミック接続できる。半導体チップの第2導電型側の電極と第4拡散層とは、たとえば、ボンディングワイヤなどの配線部材を介して電気接続できる。半導体基板、エピタキシャル層、および第2拡散層は、いずれも第1導電型であるので、これらの界面をまたいで電流を流すことができる。したがって、半導体基板(サブマウント)において、半導体チップが接合された側とは反対側の面を介して半導体チップに通電で

きる。

### 【0023】

請求項7記載の発明は、上記半導体チップがレーザダイオード（5）であることを特徴とする請求項1ないし6のいずれかに記載の半導体装置である。

レーザダイオードは発光時の発熱が大きい。この発明によれば、レーザダイオードで発生した熱を、サブマウントを介して効率的に逃がすことができるとともに、第1保護ダイオードにより熱暴走を防止して、レーザダイオードの良好な発光特性を維持できる。

### 【0024】

#### 【発明の実施の形態】

以下では、添付図面を参照して、本発明の実施の形態について詳細に説明する。

図1は、本発明の一実施形態に係る半導体装置1の構造を示す図解的な斜視図である。図2は、図1に示す半導体装置1の図解的な断面図である。

この半導体装置1は、一对の金属条材（細長い板状部材）であるステム2、3と、一方のステム2の一方表面に接合されたサブマウント4と、サブマウント4上に接合されたレーザダイオード5とを含んでいる。

### 【0025】

ステム2とステム3とは、長さ方向および厚さ方向がほぼ一致するように配置されている。サブマウント4は平面視においてほぼ正方形の扁平な直方体形状であり、サブマウント4の一方表面がステム2に接合されている。サブマウント4の長さおよび幅はステム2の幅よりわずかに短く、ステム2の長さ方向とサブマウント4の長さ（幅）方向とは、ほぼ一致している。サブマウント4は、ステム2の幅方向中間部に接合されており、ステム2の先端面とサブマウント4の一端面とはほぼ面一にされている。

### 【0026】

レーザダイオード5は平面視においてほぼ正方形の扁平な直方体形状を有しており、レーザダイオード5の一方表面がサブマウント4の他方表面（ステム2に接合されている面とは反対側の面）に接合されている。レーザダイオード5の長

さおよび幅はサブマウント 4 の長さおよび幅より短い。レーザダイオード 5 の長さ（幅）方向は、サブマウント 4 の長さ（幅）方向とほぼ一致している。

レーザダイオード 5 は、ステム 2 の幅方向のほぼ中間部においてサブマウント 4 に接合されており、ステム 2 の先端側の端面からわずかに突出している。レーザダイオード 5 において、サブマウント 4 に接合されている面とは反対側の面には N 側電極 21 が形成されており、サブマウント 4 に接合されている面には P 側電極 22 が形成されている（図 1 では図示を省略）。

#### 【0027】

サブマウント 4 は、導電型が P 型のシリコン基板 6 を備えており、シリコン基板 6 の一方表面には導電型が P 型のエピタキシャル層 7 が形成されている。シリコン基板 6 は、エピタキシャル層 7 が形成されていない側の面が、ステム 2 に向けられている。エピタキシャル層 7 の厚さは、たとえば、 $5.0\ \mu\text{m}$  程度である。

図 3 は、レーザダイオード 5 が接合された面を見下ろすサブマウント 4 の図解的な平面図である。

#### 【0028】

図 2 および図 3 を参照して、エピタキシャル層 7 の表面近傍において、レーザダイオード 5 との接合部を回避した領域には、複数（この実施形態では 4 つ。図 2 には 3 つのみ示す。）の第 1 拡散層 25 が互いに離隔して形成されている。第 1 拡散層 25 の導電型は、いずれも N 型である。

第 1 拡散層 25 の表面から一定の深さにかけて、導電型が P+ 型である第 2 拡散層 26 が形成されている。第 2 拡散層 26 の厚さは第 1 拡散層 25 の厚さより薄い。第 2 拡散層 26 は、サブマウント 4 を垂直に見下ろす平面視において第 1 拡散層 25 の領域内に存在する。したがって、第 2 拡散層 26 とエピタキシャル層 7 の P 型の部分とは、第 1 拡散層 25 により隔てられており直接接していない。

#### 【0029】

エピタキシャル層 7 の表面近傍において、レーザダイオード 5 との接合域を含む領域には、導電型が N+ 型である第 3 拡散層 8 が形成されている。第 3 拡散層

8は、エピタキシャル層7の表面から一定の深さにかけて形成されており、第3拡散層8の厚さはエピタキシャル層7の厚さより薄く、たとえば、 $2.0\mu\text{m}$ 程度である。第3拡散層8は、サブマウント4を垂直に見下ろす平面視においてレーザダイオード5とほぼ同じ大きさおよび形状を有している。

#### 【0030】

サブマウント4の周縁部近傍には、導電型がP+型である第4拡散層10が形成されている。第4拡散層10は、エピタキシャル層7の表面近傍に形成されている。また、第4拡散層10は、第1ないし第3拡散層25, 26, 8と離隔した領域に形成されている。エピタキシャル層7の表面には、第1拡散層25の一部および、第2ないし第4拡散層26, 8, 10の大部分が露出するようなパターンを有する酸化珪素( $\text{SiO}_2$ )からなる絶縁膜11が形成されている。第1および第2拡散層25, 26は、複数の組についてそれぞれが絶縁膜11から露出されている。

#### 【0031】

絶縁膜11からの第3拡散層8の露出部を含む領域には、アルミニウム(A1)膜12が形成されている。アルミニウム膜12は、レーザダイオード5(P側電極22)と第3拡散層8との対向部外に延設されており、第2拡散層26の絶縁膜11からの露出部26Eの1つを覆っている。これにより、この露出部26E、レーザダイオード5のP側電極22、および第3拡散層8が電気接続されている。

#### 【0032】

隣接する2つの組の第1および第2拡散層25, 26において、一方の組の第1拡散層25の絶縁膜11からの露出部25Eと、他方の組の第2拡散層26の絶縁膜11からの露出部26Eとを覆うように、アルミニウム膜27が形成されている。これにより、一方の組の第1拡散層25の露出部25Eと、他方の組の第2拡散層26の露出部26Eとが、電気接続されている。すなわち、アルミニウム膜27は、一方の組の第1拡散層25と他方の組の第2拡散層26とを電気接続する配線部材として機能する。

#### 【0033】

絶縁膜 11 からの第 4 拡散層 10 の露出部と、第 1 拡散層 25 の絶縁膜 11 からの露出部 25 E の 1 つを覆うように、アルミニウム膜 13 が形成されている。これにより、この露出部 25 E と第 4 拡散層 10 とが電気接続されている。アルミニウム膜 12, 27, 13 は、第 1 ないし第 4 拡散層 25, 26, 8, 10 のいずれかには接しているが、エピタキシャル層 7 の P 型の部分には接していない。アルミニウム膜 12, 27, 13 は、これらが形成されたサブマウント 4 の面の半分近くの面積を有している。

#### 【0034】

アルミニウム膜 12 とレーザダイオード 5 との間には、アルミニウム膜 12 側から順に、チタン (Ti) 膜 14 ならびに金 (Au) および錫 (Sn) の合金からなる金／錫層 15 が介装されている。

図 1 および図 2 を参照して、アルミニウム膜 12 のうち、レーザダイオード 5 と第 3 拡散層 8 との対向部外への延設部とステム 3 との間は、金からなるボンディングワイヤ 18 により接続されている。アルミニウム膜 13 上には、金からなるボンディングワイヤ 19 の一方端が接続されている。ボンディングワイヤ 19 の他方端は、レーザダイオード 5 の N 側電極 21 に接続されている。

#### 【0035】

アルミニウム膜 12, 27, 13 からの絶縁膜 11 の露出表面、アルミニウム膜 12 上でレーザダイオード 5 との接合部およびボンディングワイヤ 18 との接合部を回避した領域、ならびにアルミニウム膜 13 上でボンディングワイヤ 19 との接合部を回避した領域には、図示しない窒化珪素 (SiN) 膜が形成されている。

以上のような構成により、ステム 2 から、シリコン基板 6、エピタキシャル層 7、第 4 拡散層 10、アルミニウム膜 13、ボンディングワイヤ 19、N 側電極 21、レーザダイオード 5、P 側電極 22、金／錫層 15、チタン膜 14、アルミニウム膜 12、およびボンディングワイヤ 18 を経てステム 3 に至る導電経路が形成されている。アルミニウム膜 13 は、第 4 拡散層 10 によりエピタキシャル層 7 に良好にオーミック接続されている。したがって、所定の極性で、ステム 2 とステム 3 との間に通電することにより、レーザダイオード 5 を発光させるこ

とができる。

#### 【0036】

サブマウント 4 の大部分は、熱伝導率の高いシリコンからなり、また、サブマウント 4 のうちシリコンからなる部分とレーザダイオード 5 との間の大部分には、金属からなるアルミニウム膜 12、チタン膜 14、および金／錫層 15 のみが存在する。したがって、発光時にレーザダイオード 5 から発生する熱は、サブマウント 4 に良好に伝えられて放散されるので、レーザダイオード 5 の温度は過剰には上昇しない。したがって、レーザダイオード 5 の良好な発光特性が維持される。

#### 【0037】

図 4 は、図 1 および図 2 に示す半導体装置 1 の電氣的な等価回路を示す図である。上述の導電経路とは別に、レーザダイオード 5 を回避して、ステム 2 からシリコン基板 6、エピタキシャル層 7、第 4 拡散層 10、アルミニウム膜 13、アルミニウム膜 27 により電気接続された 4 組の第 1 および第 2 拡散層 25, 26、ならびにアルミニウム膜 12 を経てステム 3 に至る導電経路も存在する。この導電経路において、第 1 拡散層 25 と第 2 拡散層 26 とは導電型が異なっているので、各組の第 1 および第 2 拡散層 25, 26 は第 1 保護ダイオード D1 とみなすことができる。

#### 【0038】

さらに上述の 2 つの導電経路とは別に、レーザダイオード 5 を回避して、ステム 2 からシリコン基板 6、エピタキシャル層 7、第 3 拡散層 8、アルミニウム膜 12 を経てステム 3 に至る導電経路も存在する。この導電経路において、エピタキシャル層 7 と第 3 拡散層 8 とは、導電型が異なっているので、第 2 保護ダイオード D2 とみなすことができる。

したがって、半導体装置 1 は、図 4 に示すように、ステム 2 側の端子 T2 とステム 3 側の端子 T3 との間に、レーザダイオード 5 と、レーザダイオード 5 と極性が同じ方向の複数の第 1 保護ダイオード D1 の直列回路と、レーザダイオード 5 とは極性が逆方向の第 2 保護ダイオード D2 とが並列に接続されたものと電氣的に等価である。端子 T2 は、接地されていてもよい。



## 【0039】

図5は、端子2と端子3との間に、レーザダイオード5に対して順方向バイアスになるように電圧を印加したときの半導体装置1の電流－電圧（ $I-V$ ）特性を示す図である。半導体装置1は、通常、レーザダイオード5に一定レベル  $I_A$  以下の電流が流れるようにして使用される。

レーザダイオード5の電流－電圧特性は、図5に破線で示すように、印加電圧の増大とともに電流値が徐々に大きくなるものである。第1保護ダイオードが接続されていない場合、熱暴走、すなわち、発熱によるレーザダイオード5の温度上昇と電流の増大とが繰り返され、レーザダイオード5が破壊に至ることがある。

## 【0040】

一方、複数の第1保護ダイオードの電流－電圧特性は、図5に実線で示すように、ある一定の電圧  $V_A$  で、電流が急激に大きくなるものである。したがって、レーザダイオード5に第1保護ダイオードD1が並列に接続されている場合、この回路（端子T2，T3間）に印加される電圧が  $V_A$  以下のとき、電流は主としてレーザダイオード5を流れる。そして、印加される電圧が  $V_A$  より大きくなると、電流は主として第1保護ダイオードD1を流れる。これにより、レーザダイオード5に過剰な電流が流れることはなく、レーザダイオード5は熱暴走による破壊から保護される。

## 【0041】

第1保護ダイオードD1は、サブマウント4に作り込まれているので、レーザダイオード5を熱暴走から保護するための保護ダイオードを別途設ける必要はない。

電流が急激に大きくなるときの電圧  $V_A$  は、第1保護ダイオードD1の数が多くなるほど大きくなる。また、電圧  $V_A$  は、第1保護ダイオードD1のPN接合面の面積、すなわち、第1拡散層25と第2拡散層26との界面の面積が大きくなるほど低くなる。

## 【0042】

したがって、電圧  $V_A$  は、第1および第2拡散層25，26の数および第1拡

散層 25 と第 2 拡散層 26 との界面の面積によって調整できる。たとえば、レーザダイオード 5 が通常 2 V の印加電圧で 사용되는場合、適当な界面の面積を有する 4 つの第 1 および第 2 拡散層 25, 26 (第 1 保護ダイオード D1) により、電圧  $V_A$  を 2.4 V とすることができる。この場合、レーザダイオード 5 は熱暴走から良好に保護される。

#### 【0043】

次に、第 2 保護ダイオード D2 の機能について説明する。レーザダイオード 5 に順方向バイアスの電圧が印加されるように、端子 T2 (ステム 2) と端子 T3 (ステム 3) との間に通電されているときは、第 2 保護ダイオード D2 に逆バイアスの電圧が印加されている。この場合は、第 2 保護ダイオード D2 を含む導電経路には電流は流れず、レーザダイオード 5 を含む導電経路および第 1 保護ダイオード D1 を含む導電経路にのみ電流が流れる。

#### 【0044】

一方、レーザダイオード 5 に対して逆バイアスになるように、端子 T2 (ステム 2) と端子 T3 (ステム 3) との間に電圧が印加されると、第 2 保護ダイオード D2 には順方向バイアスの電圧が印加されるので、第 2 保護ダイオード D2 に電流が流れ、レーザダイオード 5 や第 1 保護ダイオード D1 が保護されるようになっている。したがって、第 2 保護ダイオード D2 により、レーザダイオード 5 に対して逆バイアス電圧から、レーザダイオード 5 が良好に保護される。

#### 【0045】

第 2 保護ダイオード D2 は、サブマウント 4 に作り込まれているので、レーザダイオード 5 を逆バイアス電圧から保護するための保護ダイオードを別途設ける必要はない。

本発明に係る一実施形態の説明は以上の通りであるが、本発明は他の形態でも実施できる。たとえば、サブマウント 4 およびレーザダイオード 5 の半導体部分は、P 型の部分と N 型の部分とが逆であってもよい。このような場合でも、同様の電気特性を有することができる。

#### 【0046】

第 1 保護ダイオード D1 は、サブマウント 4 とは別に設けられていてもよい。

この場合、第1保護ダイオードD1は、たとえば、ステム2, 3が接続された配線基板上に実装されていてもよい。第2保護ダイオードD2は、サブマウント4とは別に設けられていてもよく、レーザダイオード5に逆バイアスの電圧が印加されるおそれがない場合はなくてもよい。

半導体チップとして、レーザダイオード5の代わりに、シリコンからなる半導体チップが用いられてもよい。シリコンからなる半導体チップは、金属製のリードフレーム（ステム）上に直接取り付けられることが多い。しかし、取り付け上の問題により、そのような構造とすることができない場合は、シリコンからなる半導体チップとリードフレームとの間に、シリコン基板6の代わりに炭化珪素（SiC）やダイヤモンド（C）からなる半導体基板を備え、サブマウント4と同様の回路が形成されたサブマウントを介装することができる。これにより、半導体チップで発生する熱を、良好に放散させることができる。

#### 【0047】

その他、特許請求の範囲に記載された事項の範囲で種々の変更を施すことが可能である。

#### 【図面の簡単な説明】

##### 【図1】

本発明の一実施形態に係る半導体装置の構造を示す図解的な斜視図である。

##### 【図2】

図1に示す半導体装置の図解的な断面図である。

##### 【図3】

アルミニウム膜が形成された面を見下ろすサブマウントの図解的な平面図である。

##### 【図4】

図1および図2に示す半導体装置の電氣的な等価回路を示す図である。

##### 【図5】

レーザダイオードに対して順方向バイアスになるように電圧を印加したときの図1および図2に示す半導体装置の電流－電圧特性を示す図である。

##### 【図6】

従来のサブマウントを含む半導体装置の図解的な断面図である。

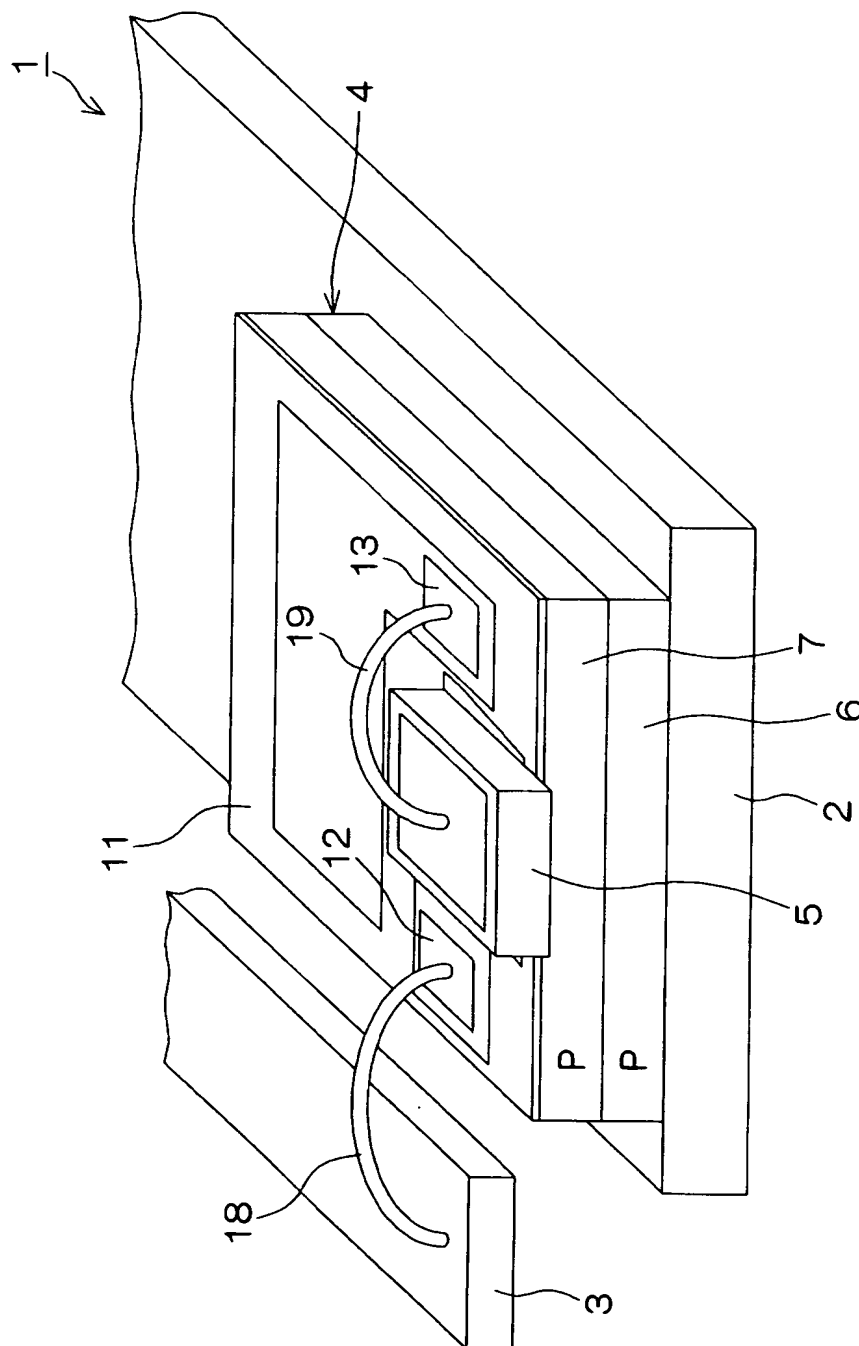
【符号の説明】

- 1 半導体装置
- 2, 3 ステム
- 4 サブマウント
- 5 レーザダイオード
- 6 シリコン基板
- 7 エピタキシャル層
- 8 第3拡散層
- 10 第4拡散層
- 12, 13, 27 アルミニウム膜
- 18, 19 ボンディングワイヤ
- 21 N側電極
- 22 P側電極
- 25 第1拡散層
- 26 第2拡散層
- D1 第1保護ダイオード
- D2 第2保護ダイオード

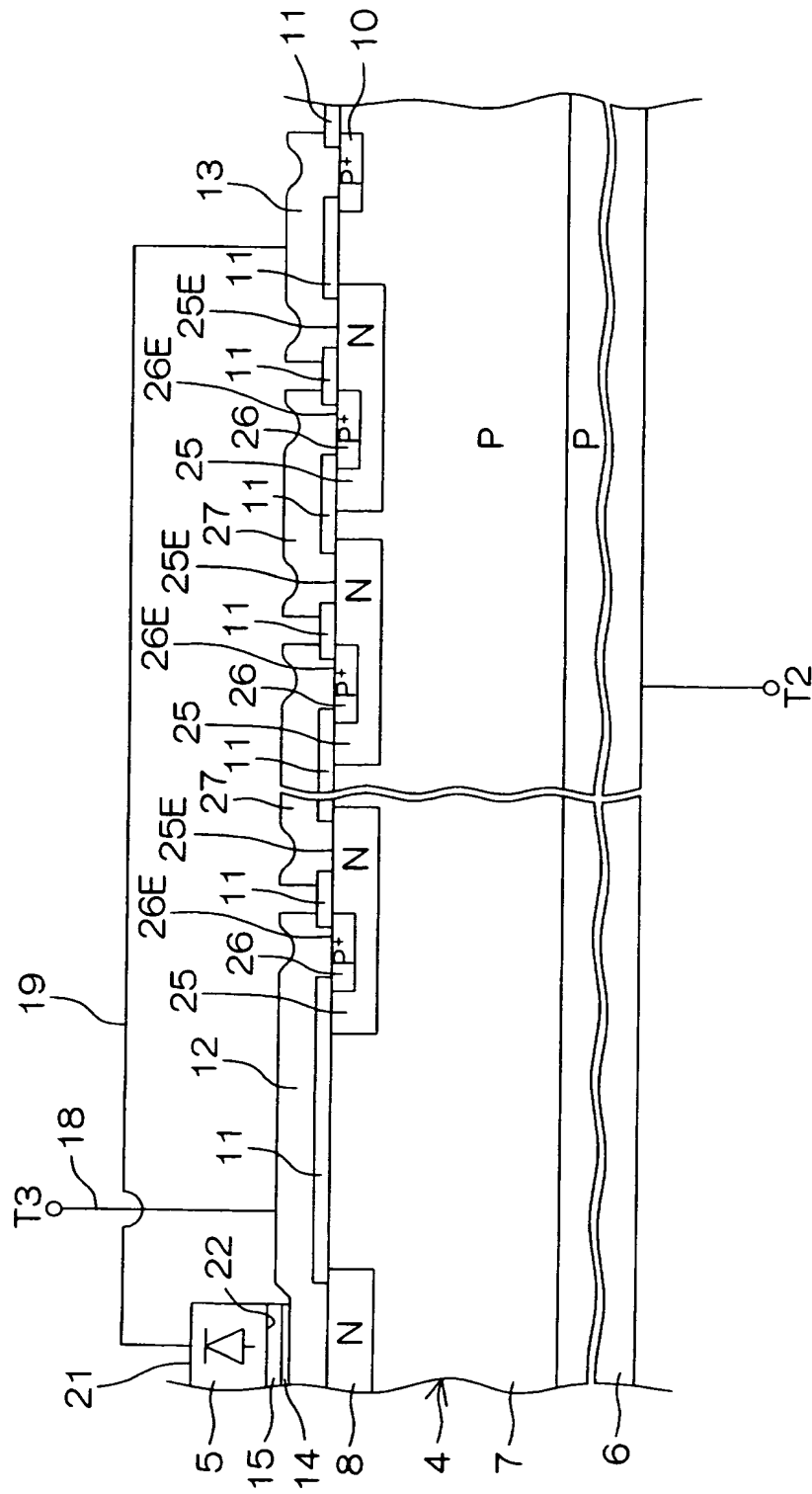
【書類名】

図面

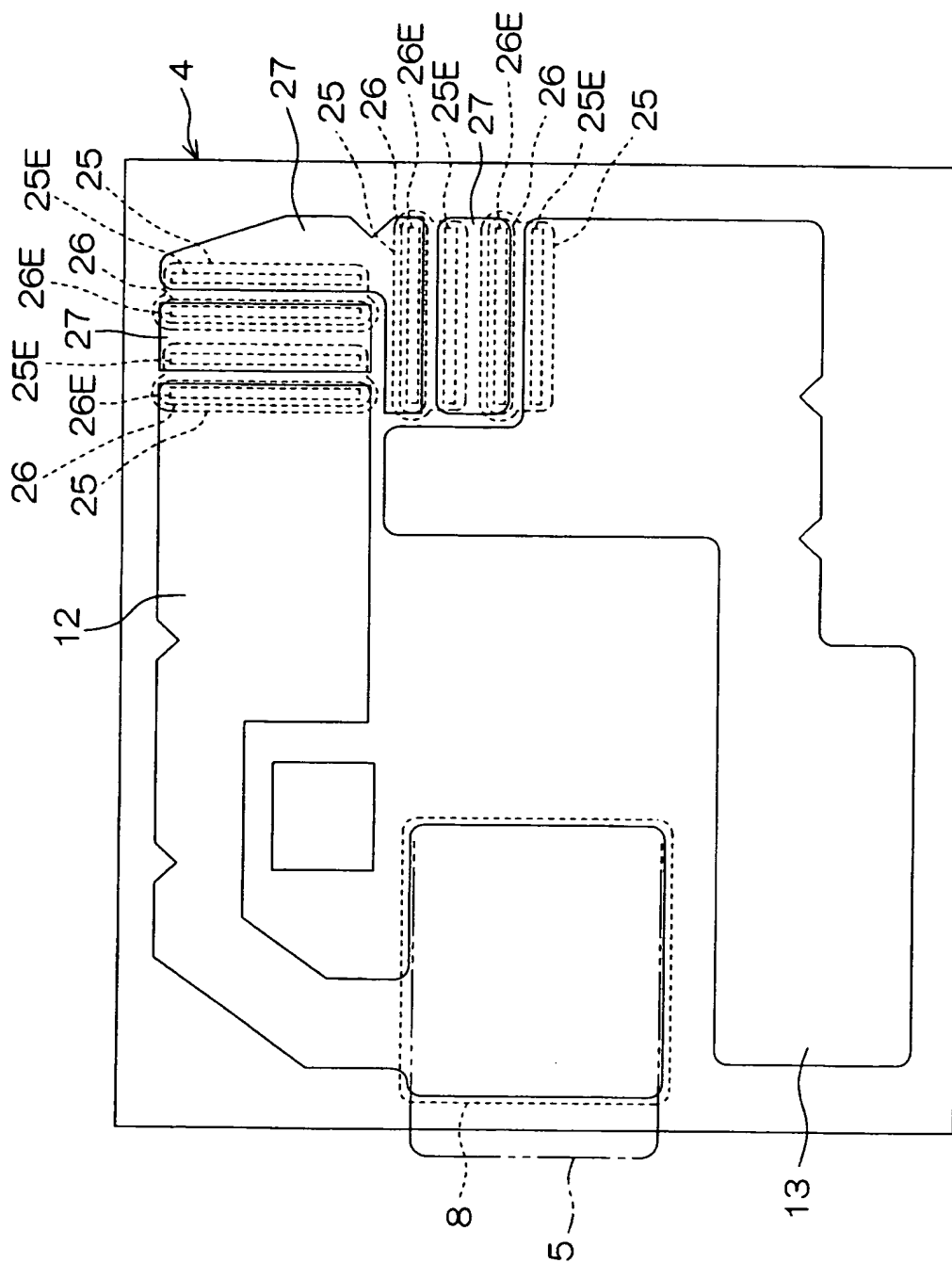
【図 1】



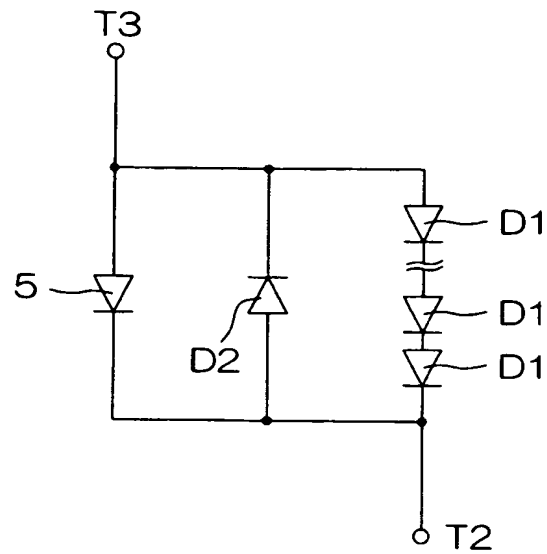
【図 2】



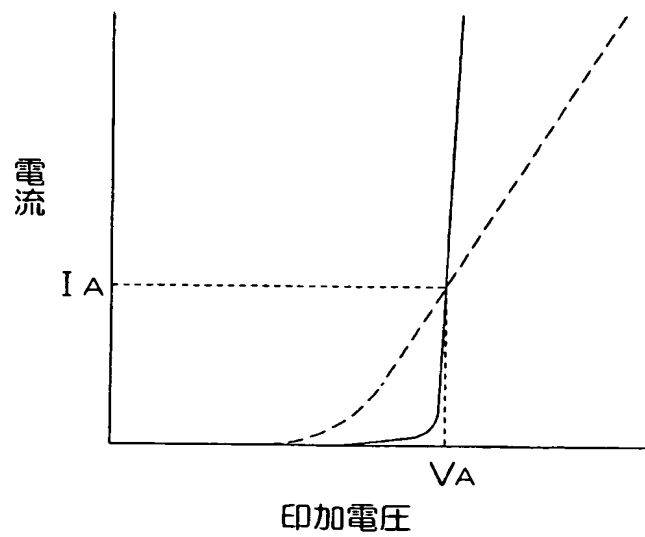
【図 3】



【図 4】

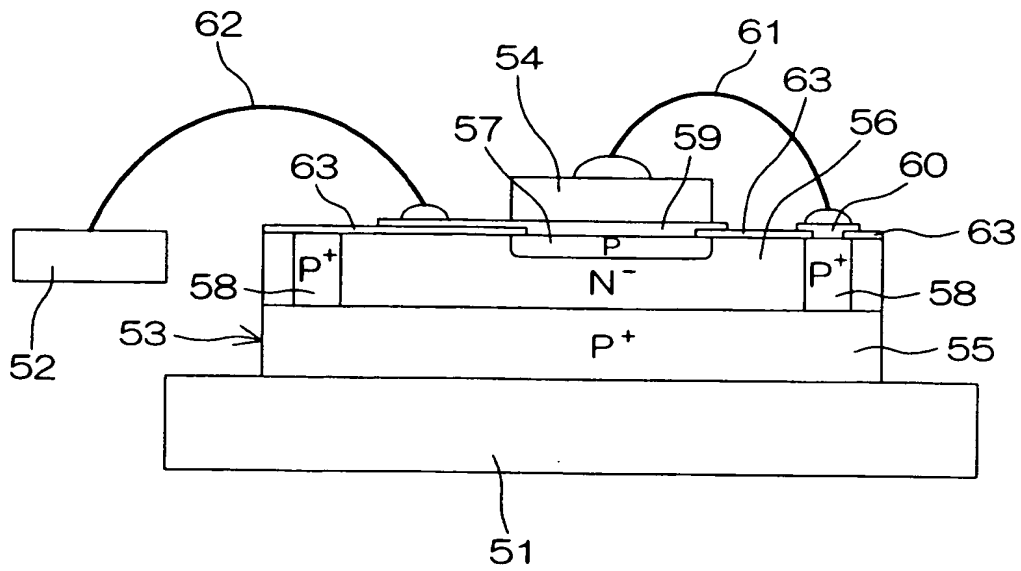


【図 5】





【図 6】



【書類名】 要約書

【要約】

【課題】 熱暴走による破壊が起こりにくい半導体装置を提供する。

【解決手段】 サブマウント 4 は、導電型が P 型のシリコン基板 6 およびその一方表面に形成された導電型が P 型のエピタキシャル層 7 を含んでいる。エピタキシャル層 7 の表面から一定の深さにかけて、導電型が N 型である複数の第 1 拡散層 25、導電型が P+ 型である複数の第 2 拡散層 26、導電型が N 型である第 3 拡散層 8、および導電型が P+ 型である第 4 拡散層 11 が形成されている。第 2 拡散層 26 は第 1 拡散層 25 中に形成されており、第 1 および第 2 拡散層 25、26、第 3 拡散層 8、および第 4 拡散層 10 は、互いに離隔して形成されている。第 3 拡散層 8 上にはレーザダイオード 5 が接合されている。隣接する 2 つの組の第 1 および第 2 拡散層 25、26 において、一方の組の第 1 拡散層 25 と他方の組の第 2 拡散層 26 とは、アルミニウム膜 27 により電気接続されている。

【選択図】 図 2

特願 2 0 0 3 - 0 0 6 2 5 5

出 願 人 履 歴 情 報

識別番号

[ 0 0 0 1 1 6 0 2 4 ]

1. 変更年月日

1 9 9 0 年 8 月 2 2 日

[変更理由]

新規登録

住 所

京都府京都市右京区西院溝崎町 2 1 番地

氏 名

ローム株式会社